

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-513058

(P2008-513058A)

(43) 公表日 平成20年5月1日(2008.5.1)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 0	4 C 0 6 1
H 0 4 N 7/18 (2006.01)	H 0 4 N 7/18 M	5 C 0 5 4
H 0 4 N 17/00 (2006.01)	H 0 4 N 17/00 K	5 C 0 6 1

審査請求 有 予備審査請求 未請求 (全 28 頁)

(21) 出願番号 特願2007-531484 (P2007-531484)
 (86) (22) 出願日 平成17年9月14日 (2005.9.14)
 (85) 翻訳文提出日 平成19年5月9日 (2007.5.9)
 (86) 国際出願番号 PCT/US2005/033101
 (87) 国際公開番号 W02006/032013
 (87) 国際公開日 平成18年3月23日 (2006.3.23)
 (31) 優先権主張番号 10/942, 210
 (32) 優先日 平成16年9月15日 (2004.9.15)
 (33) 優先権主張国 米国 (US)

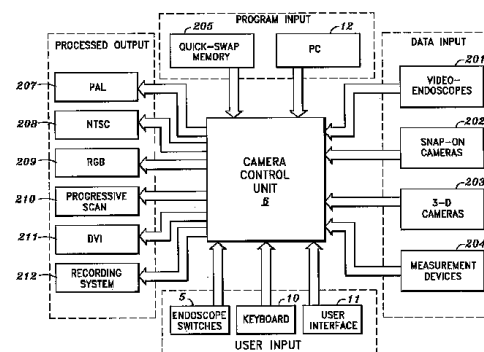
(71) 出願人 500498763
 エーシーエムアイ コーポレーション
 アメリカ合衆国 マサチューセッツ サウ
 スパローウ ターンパイク ロード 1 3
 6
 (74) 代理人 100075258
 弁理士 吉田 研二
 (74) 代理人 100096976
 弁理士 石田 純
 (72) 発明者 アドラー ドロン
 イスラエル ネシャー ハヌリオット ス
 トリート 2 4
 (72) 発明者 フィンクマン シャイ
 イスラエル ハイファ マーテイン ババ
 ー ストリート 1 7

最終頁に続く

(54) 【発明の名称】 複数の入力装置をサポートする内視鏡検査装置

(57) 【要約】

本発明は、複数の入力装置をサポートすることができるカメラ制御ユニット(6)を有するリモートヘッドイメージングシステムを提供する。このカメラ制御ユニット(6)は、それが接続された入力装置を検出し、カメラ制御ユニットの内部機能を、それにしたがって変更する。そのような変更は、クロックタイミングの変更、ビデオ出力パラメータの変更、及び画像処理ソフトウェアの変更を含む。加えて、ユーザが、取り付けられているヘッドに基づいて、ソフトウェアプログラム指示及びハードウェア構成情報の異なるセットを選択することができる。このリモートヘッドイメージングシステムは、構成における変更を容易にするために、フィールドプログラマブルゲートアレイ(FPGA)のようなフィールドプログラマブル回路を利用する。



【特許請求の範囲】**【請求項 1】**

センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットであって、

複数の異なるセンサタイプのセンサヘッドに取り外し可能に接続可能な電氣的インターフェースと、

前記電氣的インターフェースのタイミング及び制御のための再構成可能コントローラと

、
前記センサヘッドから識別情報を読み、前記識別情報に基づいて前記電氣的インターフェースのタイミング及び制御のために前記再構成可能コントローラを再構成するシステム

10

コントローラと、
を備える、カメラ制御ユニット。

【請求項 2】

前記再構成可能コントローラがフィールドプログラマブルゲートアレイである、請求項 1 に記載のカメラ制御ユニット。

【請求項 3】

前記識別情報が、カメラタイプ、バージョン、シリアル番号、画像サイズのタイプ、又は画像フォーマットタイプのいずれかを含む、請求項 1 に記載のカメラ制御ユニット。

【請求項 4】

前記再構成可能コントローラが、

20

前記センサによって使用されるセンサクロック信号を生成するセンサクロック生成器と

、
前記取得したデータを標準フォーマットに変換するデータフォーマットと、

入力画素クロックと画像サイズ制御信号とを前記データフォーマットに供給するセンサタイミングブロックと、

を備える、請求項 1 に記載のカメラ制御ユニット。

【請求項 5】

前記標準フォーマットが 10 ビットパラレルフォーマットである、請求項 4 に記載のカメラ制御ユニット。

【請求項 6】

30

前記画像サイズ制御信号が、開始 / 終了画素及び開始 / 終了ライン画素制御信号を含む、請求項 4 に記載のカメラ制御ユニット。

【請求項 7】

前記システムコントローラが前記開始 / 終了画素及び開始 / 終了ライン画素制御信号を再構成してデジタルズーム効果を実現する、請求項 6 に記載のカメラ制御ユニット。

【請求項 8】

前記センサクロック生成器が制御可能な分割器又はフェーズロックループ回路である、請求項 4 に記載のカメラ制御ユニット。

【請求項 9】

前記再構成可能コントローラに含まれた画素前処理回路をさらに備えており、前記画素前処理回路が前記取得されたカメラデータに対して前処理動作を実行する、請求項 4 に記載のカメラ制御ユニット。

40

【請求項 10】

前記前処理動作が、誤画素訂正、黒バイアシング、又は輝度補正のいずれかを含む、請求項 9 に記載のカメラ制御ユニット。

【請求項 11】

前記画素前処理回路が、前記システムコントローラによって前記識別情報に基づいて再構成され、異なる前処理動作を実行する、請求項 10 に記載のカメラ制御ユニット。

【請求項 12】

前記取得されたカメラデータに対する画像処理動作を実行するデジタル信号プロセッサ

50

をさらに備える、請求項 1 に記載のカメラ制御ユニット。

【請求項 1 3】

前記システムコントローラが、前記画像処理動作を前記デジタル信号プロセッサに、前記識別情報に基づいてロードする、請求項 1 2 に記載のカメラ制御ユニット。

【請求項 1 4】

前記システムコントローラが前記識別情報を、メモリに記憶された構成情報及びプログラム指示に関連したルックアップテーブルエントリにマッチングする、請求項 1 3 に記載のカメラ制御ユニット。

【請求項 1 5】

前記システムコントローラが前記再構成可能コントローラを前記関連付けられた構成情報で再構成し、

前記システムコントローラが、前記デジタル信号プロセッサによって実行された前記画像処理動作を、前記関連付けられたプログラム指示を前記デジタル信号プロセッサにロードすることによってロードする、請求項 1 4 に記載のカメラ制御ユニット。

【請求項 1 6】

センサヘッドから取得されたカメラを処理し且つ前記処理済カメラデータを複数の異なるビデオフォーマットで出力するカメラ制御ユニットであって、

前記処理済カメラデータの表示をフォーマットし、出力タイミング信号を生成する再構成可能表示フォーマッタと、

前記複数のビデオフォーマットのの一つを選択するビデオフォーマット選択ユニットと、
前記再構成可能表示フォーマッタを、前記ビデオフォーマット選択ユニットの内部のビデオフォーマットの選択に応答してフォーマットし且つタイミング信号を出力するように再構成する、システムコントローラと、
を備える、カメラ制御ユニット。

【請求項 1 7】

前記フォーマットされたカメラデータをエンコードするビデオエンコーダをさらに備えており、前記ビデオエンコーダが N T S C フォーマットされた出力と P A L フォーマットされた出力との両方を作成する、請求項 1 6 に記載のカメラ制御ユニット。

【請求項 1 8】

前記再構成可能表示フォーマッタが、
前記コントローラから表示テキストを取得する重ね書きユニットと、
前記重ね書きユニットからの前記表示テキストを前記処理済データユニットと多重させる表示マルチプレクサと、
前記表示マルチプレクサ及び重ね書きユニットのタイミング及び表示サイズの制御のための表示タイミングユニットと、
をさらに含む、請求項 1 7 に記載のカメラ制御ユニット。

【請求項 1 9】

前記システムコントローラが前記フォーマットングを、前記表示タイミングユニットのタイミング及び表示サイズの制御を再構成することによって再構成する、請求項 1 8 に記載のカメラ制御ユニット。

【請求項 2 0】

前記表示サイズ制御が前記選択されたビデオフォーマットの表示寸法に応答して再構成される、請求項 1 9 に記載のカメラ制御ユニット。

【請求項 2 1】

センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットであって、

再構成可能コントローラと、

入力メモリと出力メモリとを含み、前記入力メモリ内のカメラデータを画像処理し、前記処理済カメラデータを前記出力メモリに出力する、デジタル信号プロセッサと、

ビデオエンコーダと、

10

20

30

40

50

を備えており、

前記再構成可能コントローラが、前記カメラデータを前記センサヘッドから取得し、前記カメラデータを前記デジタル信号プロセッサの前記入力メモリにルーティングし、

前記再構成可能コントローラが、前記デジタル信号プロセッサの前記出力メモリからの前記処理済カメラデータにアクセスし、前記処理済カメラデータを前記ビデオエンコーダにルーティングする、カメラ制御ユニット。

【請求項 2 2】

前記再構成可能コントローラがフィールドプログラマブルゲートアレイである、請求項 2 1 に記載のカメラ制御ユニット。

【請求項 2 3】

前記再構成可能コントローラが、前記カメラデータを前記デジタル信号プロセッサの前記入力メモリにルーティングし、前記デジタル信号プロセッサの前記出力メモリからの前記処理済カメラデータにホストプロセッサインターフェース（H P I）を使ってアクセスする、請求項 2 2 に記載のカメラ制御ユニット。

【請求項 2 4】

前記 H P I が直接メモリアクセス（D M A）プロトコルを使用して前記カメラデータを前記デジタル信号プロセッサの前記入力メモリにルーティングし且つ前記デジタル信号プロセッサの前記出力メモリからの前記処理済カメラデータにアクセスする、請求項 2 3 に記載のカメラ制御ユニット。

【請求項 2 5】

前記再構成可能コントローラのタイムベースが再構成可能である、請求項 2 4 に記載のカメラ制御ユニット。

【請求項 2 6】

センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットであって、

クロック信号を生成するハードウェアクロックと、

前記ハードウェアクロック信号を取得して前記ハードウェアクロック信号から D S P クロック信号を生成するデジタル信号プロセッサと、

センサデータを第1のクロック信号に基づいて取得し且つ処理済ビデオデータを第2のクロック信号に基づいて出力する再構成可能コントローラであって、前記 D S P クロック信号を取得して前記第1及び第2のクロック信号を生成する再構成可能論理アレイを有する再構成可能コントローラと、

前記論理アレイを再構成して異なる第1及び第2のクロック信号を選択的に生成するシステムコントローラと、

を備えるカメラ制御ユニット。

【請求項 2 7】

前記デジタル信号プロセッサが第1及び第2の D S P クロック信号を生成し、

前記システムコントローラがプログラム指示を前記デジタル信号プロセッサにロードして、異なる第1及び第2の D S P クロック信号を選択的に生成する、請求項 2 6 に記載のカメラ制御ユニット。

【請求項 2 8】

前記再構成可能論理アレイが分割器又はフェーズロックループデバイスである、請求項 2 6 に記載のカメラ制御ユニット。

【請求項 2 9】

前記論理アレイが、取り付けられたセンサヘッドのタイプに基づいて前記第1のクロック信号を生成するように再構成される、請求項 2 8 に記載のカメラ制御ユニット。

【請求項 3 0】

前記論理アレイが、出力表示フォーマットに基づいて前記第2のクロック信号を生成するように再構成される、請求項 2 8 に記載のカメラ制御ユニット。

【請求項 3 1】

10

20

30

40

50

センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットであって、

前記センサヘッドのタイミング及び制御のための再構成可能コントローラであって、カメラデータを前記センサヘッドから取得し且つ前記カメラヘッドをデータパスに沿って方向付ける、再構成可能コントローラと、

前記取得されたカメラデータに対して画像処理動作を実行するデジタル信号プロセッサと、

前記再構成可能コントローラを構成して前記タイミング及び制御を実行するための構成情報の複数のセットを記憶し、且つ前記画像処理動作を実行するために前記デジタル信号プロセッサによって実行可能なプログラム指示の複数のセットを記憶する、持続性再書き込み可能メモリと、

前記デジタル信号プロセッサ及び前記再構成可能コントローラによって使用されるべきプログラム指示及び構成情報の前記セットの選択を取得する入力装置と、

前記選択されたプログラム指示を前記デジタル信号プロセッサにロードし、且つ前記再構成可能コントローラを前記選択された構成情報に従って構成する、システムコントローラと、

を備える、カメラ制御ユニット。

【請求項 3 2】

前記入力装置によって選択可能なプログラム指示及び構成情報の前記セットを表示する表示装置をさらに備える、請求項 3 1 に記載のカメラ制御ユニット。

【請求項 3 3】

前記コントローラが前記表示装置を制御して、センサヘッドタイプの検出に応答して、前記持続性再書き込み可能メモリに記憶された利用可能なプログラム指示及び構成情報の前記セットを表示する、請求項 3 2 に記載のカメラ制御ユニット。

【請求項 3 4】

センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットであって、

カメラデータを前記センサヘッドから取得する、前記センサヘッドのタイミング及び制御のための再構成可能コントローラと、

前記取得されたカメラデータに対して画像処理動作を実行するデジタル信号プロセッサと、

前記画像処理動作を実行するために前記デジタル信号プロセッサによって実行可能なプログラム指示を記憶し、且つ前記再構成可能コントローラを構成して前記タイミング及び制御を実行するための構成情報を記憶する、持続性再書き込み可能メモリと、

前記プログラム指示を前記デジタル信号プロセッサにロードし、且つ前記再構成可能コントローラを前記構成情報に従って構成する、システムコントローラと、
を備える、カメラ制御ユニット。

【請求項 3 5】

前記持続性再書き込み可能メモリがフラッシュメモリである、請求項 3 4 に記載のカメラ制御ユニット。

【請求項 3 6】

前記再構成可能コントローラがフィールドプログラマブルゲートアレイである、請求項 3 4 に記載のカメラ制御ユニット。

【請求項 3 7】

前記再構成可能コントローラのための前記構成情報がコンパイルされた V H D L プログラム指示であり、

前記デジタル信号プロセッサによって実行可能な前記記憶されたプログラム指示が、実行可能なコードである、請求項 3 4 に記載のカメラ制御ユニット。

【請求項 3 8】

シリアルポートインターフェースをさらに備える、請求項 3 4 に記載のカメラ制御ユニ

10

20

30

40

50

ット。

【請求項 39】

前記コントローラが、プログラム指示及び構成情報を、前記シリアルポートインターフェースに接続されたPCから前記持続性再書き込み可能メモリにロードする、請求項38に記載のカメラ制御ユニット。

【請求項 40】

前記コントローラが、プログラム指示及び構成情報を、前記シリアルポートインターフェースに接続されたクイックスワップフラッシュメモリから前記持続性再書き込み可能メモリにロードする、請求項38に記載のカメラ制御ユニット。

【請求項 41】

複数の異なるセンサタイプのセンサヘッドに取り外し可能に接続可能な電氣的インターフェースと前記電氣的インターフェースのタイミング及び制御のための再構成可能制御回路とを含むカメラ制御ユニットの動作を制御するカメラ制御方法であって、

センサヘッドを前記カメラ制御ユニットに取り付けるステップと、

前記センサヘッドから識別情報を獲得するステップと、

前記電氣的インターフェースの制御回路のタイミング及び制御を、前記獲得された識別情報に基づいて再構成するステップと、

を包含する、方法。

【請求項 42】

持続性再書き込み可能メモリにおいて、前記取り付けられたカメラヘッドに一致したプログラム指示及び識別情報の適切なセットを位置決めするステップと、

1セットより多くのプログラム指示及び構成情報が位置決めされた場合に、プログラム指示及び構成情報の1セットの選択をユーザに問い合わせるステップと、

をさらに含んでおり、

前記再構成ステップが、前記獲得された識別情報と前記ユーザの選択とに基づいて、前記電氣的インターフェースの制御回路のタイミング及び制御を再構成する、請求項41に記載のカメラ制御方法。

【請求項 43】

センサヘッドから取得したカメラデータを処理し、且つ前記処理済カメラデータをディスプレイと出力タイミング信号とに従って複数の異なるビデオフォーマットで出力するカメラ制御方法であって、

前記複数のビデオフォーマットのの一つを選択するステップと、

前記ビデオフォーマットの選択に応答して前記表示をフォーマットするステップと、

前記ビデオフォーマットの選択に応答して前記出力タイミング信号を生成するステップと、

を包含する、方法。

【請求項 44】

センサヘッドからカメラデータを取得し、前記センサヘッドから取得したカメラデータを処理し、且つ前記処理済データを出力するカメラ制御方法であって、

前記取得されたカメラデータを、ビデオ前処理シーケンスを通してデジタル信号プロセッサの第1のメモリまでルーティングする第1のルーティングステップと、

前記第1のメモリに記憶された前記取得されたカメラデータに対して、前記デジタル信号プロセッサで画像処理動作を実行し、且つ前記処理済カメラデータを第2のメモリに記憶する、画像処理ステップと、

前記第2のメモリ内の前記処理済カメラデータをビデオエンコーダにルーティングする第2のルーティングステップと、

を包含しており、前記第1及び第2のルーティングステップが前記デジタル信号プロセッサから独立したコントローラによって実行される、カメラ制御方法。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

[関連出願への相互参照]

本願は、ドロン・アドラーらによって2004年9月15日に出願された米国特許出願第10 / 9 42,210号の優先権及び恩恵を主張しており、その出願は、全体としてリストされたように参照によってここに援用される。

【 0 0 0 2 】

本発明は、一般的にはリモートヘッドイメージングに関し、より具体的には、複数の入力装置をサポートする多目的カメラ制御ユニットを有する内視鏡検査装置に関する。

【 背景技術 】

10

【 0 0 0 3 】

リモートヘッドイメージング装置、より具体的には内視鏡及びビデオ内視鏡は、空洞、体の管、中空の器官、及びその他の離れた位置の内部を見るために、医療的及び産業的な用途にて使用される。典型的には、ビデオ内視鏡は、カメラ制御ユニットに取り付けられた剛体の又はフレキシブルなスコープの遠端（患者に最も近い端）カメラのような入力装置からなっている。カメラ制御ユニットは、典型的には、パワーをカメラに供給し、カメラの動作を制御し、カメラから生のビデオ及び非ビデオデータを取得し、処理済ビデオデータをビデオディスプレイに出力する。

【 0 0 0 4 】

しかし、ビデオ内視鏡及びリモートヘッドイメージングシステムのための従来のカメラ制御ユニットは、使用に制約がある。なぜなら、それらは一つのタイプの入力装置しかサポートしないからである。例えば、遠端カメラを有するフレキシブルスコープのための従来のカメラ制御ユニットは、実体イメージングヘッドを制御することができない。従来のシステムでは、ある用途のために異なる入力装置が必要であれば、それはまた、その特定の入力装置との使用のために適合された異なるカメラ制御ユニットを使用する必要もある。

20

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

本発明は、複数の異なる入力装置をサポートするように、それ自身及び / 又はその内部機能を再構成するカメラ制御ユニットを有するリモートヘッドイメージングシステムを設けることによって、これらの欠点を克服する。

30

【 課題を解決するための手段 】

【 0 0 0 6 】

本発明の一つの局面に従えば、センサヘッドの動作を制御し且つ前記センサヘッドから取得したカメラデータを処理するためのカメラ制御ユニットが提供される。このカメラ制御ユニットは、複数の異なるセンサタイプのセンサヘッドに取り外し可能に接続可能な電氣的インターフェースと、前記電氣的インターフェースのタイミング及び制御のための再構成可能コントローラを含む。カメラ制御ユニットはまた、前記センサヘッドから識別情報を獲得し、前記センサヘッドから獲得した識別情報に基づいて、前記電氣的インターフェースのタイミング及び制御のための前記再構成可能コントローラを再構成するシステムコントローラも含む。

40

【 0 0 0 7 】

本発明の好適な局面では、前記再構成可能コントローラがフィールドプログラマブルゲートアレイ（「FPGA」）である。

【 0 0 0 8 】

本発明の他の局面においては、カメラ制御ユニットは、センサヘッドのタイミング及び制御のための再構成可能コントローラを含み、これが、前記センサヘッドからカメラデータを取得し、前記カメラデータをデータバスに沿って方向付ける。デジタル信号プロセッサが、前記データバス上の前記カメラデータに対して画像処理動作を実行する。前記再構

50

成可能コントローラは、FPGAのようなプログラマブル機能を有するハードウェア装置から構成され得る。前記カメラ制御ユニットはまた、前記画像処理動作を実行するために前記デジタル信号プロセッサによって実行可能なプログラム指示又はコードと、前記タイミング及び制御を実行するか、又はそうでなければ前記カメラ制御ユニットの機能を変えるように前記再構成可能コントローラを構成するための構成情報とを記憶するための持続性再書き込み可能メモリを含む。カメラ制御ユニットはさらに、前記プログラム指示を前記デジタル信号プロセッサにロードし、且つ前記再構成可能コントローラを前記構成情報に従って構成するシステムコントローラを含む。デジタル信号プロセッサのためのプログラム指示と再構成可能コントローラのための構成情報とを記憶するために持続性再書き込み可能メモリを利用することによって、本発明は、カメラ制御ユニットの機能をフィールドで更新することを可能にする。

【0009】

本発明の他の局面においては、カメラ制御ユニットは、センサヘッドのタイミング及び制御のための再構成可能コントローラを含み、これが、前記センサヘッドからカメラデータを取得し、前記取得したカメラデータに対して画素前処理動作を実行する。前記カメラ制御ユニットはさらに、前記取得されたカメラデータに対して画像処理動作を実行するデジタル信号プロセッサを含む。加えて、前記カメラ制御ユニットは、画像処理動作を実行するために前記デジタル信号プロセッサによって実行可能なプログラム指示の複数のセットを記憶し、前記タイミング及び制御ならびに画素前処理動作を実行するように前記再構成可能コントローラを構成するために構成情報の複数のセットを記憶する持続性再書き込み可能メモリを含む。入力装置が、前記デジタル信号プロセッサによって使用されるべきプログラム指示のセットの選択と前記再構成可能コントローラのための構成情報のセットの選択とを可能にする。カメラ制御ユニットはまた、プログラム指示の選択されたセットを前記デジタル信号プロセッサにロードし、且つ前記再構成可能コントローラを前記選択された構成情報に従って再構成するシステムコントローラを含む。このようにして、ユーザは、カメラ制御ユニットによって実行されるべき特定の処理動作とハードウェア構成とを選択することができる。

【0010】

本発明のさらに他の局面においては、カメラ制御ユニットは、処理済カメラデータの表示をフォーマットし、出力タイミング信号を生成する再構成可能表示フォーマッタと、前記複数のビデオフォーマットの一つを選択するビデオフォーマット選択ユニットと、前記再構成可能表示フォーマッタを、前記ビデオフォーマット選択ユニットの内部のビデオフォーマットの選択に応答してタイミング信号をフォーマットし且つ出力するように再構成する、システムコントローラと、を含む。

【0011】

本発明の他の局面においては、カメラ制御ユニットは、クロック信号を生成するハードウェアクロックと、前記ハードウェアクロック信号を取得して前記ハードウェアクロック信号からDSPクロック信号を生成するデジタル信号プロセッサ(DSP)と、センサデータを第1のクロック信号に基づいて取得し且つ処理済ビデオデータを第2のクロック信号に基づいて出力する再構成可能コントローラと、を含む。前記再構成可能コントローラは、前記DSPクロック信号を取得して前記第1及び第2のクロック信号を生成する再構成可能論理アレイを含む。加えて、システムコントローラが提供されて、前記論理アレイを再構成して異なる第1及び第2のクロック信号を選択的に生成する。このようにして、入力及び出力クロック信号が、同じハードウェアクロック信号から独立して生成され且つ調整されることができる。

【0012】

本発明のさらに他の局面においては、カメラ制御ユニットは、再構成可能コントローラと、入力メモリ及び出力メモリを含み前記入力メモリ内のカメラデータを画像処理して、その処理済カメラデータを前記出力メモリに出力するためのデジタル信号プロセッサと、ビデオエンコーダとを含む。前記再構成可能コントローラは、前記センサヘッドからカメ

ラデータを取得し、前記カメラデータを前記デジタル信号プロセッサの前記入メモリにルーティングする。加えて、前記再構成可能コントローラは、前記デジタル信号プロセッサの前記出力メモリからの処理済カメラデータにアクセスし、前記処理済カメラデータを前記ビデオエンコーダにルーティングする。このようにして、前記デジタル信号プロセッサは、前記カメラデータの画像処理に専念することができる。なぜなら、前記入メモリ内に処理のためにデータを配置し且つ処理済データを前記出力メモリから検索するのは、前記再構成可能コントローラであるからである。

【 0 0 1 3 】

本発明の他の局面においては、カメラ制御ユニットが、リモートヘッド入力装置の動作を制御し、デジタルカメラデータをリモートヘッド入力装置から取得して処理し、処理済データをモニタに出力するために提供される。典型的には、本発明のカメラ制御ユニットと共に使用される前記リモートヘッド入力装置は、電子ビデオ内視鏡、又は従来の内視鏡のアイスコープに取り外し可能にマウントされるように構成されたスナップオン式のカメラヘッドである。

10

【 0 0 1 4 】

このカメラ制御ユニットの一つの特徴は、このカメラ制御ユニットが複数の異なるタイプのカメラヘッドに対して適合することである。例えば、カメラヘッドは、サイズ、速さ、又は解像度の点で異なるセンサを含み得る。これらの異なるカメラヘッドに適合するために、このカメラ制御ユニットは、取り付けられたカメラヘッドの検出及び認識に応答してソフトウェア（プログラム指示）及びファームウェア（識別情報によって定義される）の特定のセットをロードすることによって、その内部機能を再構成する。

20

【 0 0 1 5 】

本発明の他の特徴は、ビデオが複数の異なるフォーマットで出力されることができるよう、カメラ制御ユニットが特定の構成情報を使用して制御回路を再構成することである。このようにして、例えば、NTSC及びPALの両方のテレビ標準をサポートすることができる。

【 0 0 1 6 】

本発明のその他の特徴は、ハードウェア加速、クロック調整可能性、ユーザ選択可能な構成、ならびにフィールドプログラマブルソフトウェア及びファームウェアを含む。

【 0 0 1 7 】

この要約は、本発明の性質が迅速に理解され得るように提供されている。本発明のより完全な理解は、以下の詳細な記述、添付の請求項、ならびに添付の図面を参照することによって、得ることができる。

30

【 発明を実施するための最良の形態 】

【 0 0 1 8 】

ここで図面を参照すると、図1は、本発明の一つの可能な構成を描いている。カメラ制御ユニット6は、フレキシブルビデオ内視鏡8、ならびにモニタ9、キーボード10、PC12、及びクイックスワップメモリ装置13に接続されている。一般に、画像データは、内視鏡8の遠端1に位置した画像センサによって獲得され、コード4を通してカメラ制御ユニット6に供給される。カメラ制御ユニット6は画像データを処理して、モニタ9へ出力されるべき処理済データをフォーマットする。カメラ制御ユニット6へのユーザ入力、キーボード10、ユーザインターフェース11、又はPC12を通して行われる。ユーザインターフェース11は、ステータスLED、スイッチ、タクトボタン、及びLCDスクリーンを含むことができるが、これに限定されるものではない。

40

【 0 0 1 9 】

フレキシブルビデオ内視鏡8は、コード4の電気コネクタ7Aをカメラ制御ユニット6の相補コネクタ7Bに取り付けることによって、カメラ制御ユニット6に接続される。相補コネクタ7Bは、カードエッジレセプタクルであってもよい。フレキシブルビデオ内視鏡8は、遠端1、内視鏡シャフトアセンブリ2、内視鏡ボディアセンブリ3、及びシールされた内視鏡スイッチ5を含む。

50

【 0 0 2 0 】

遠端 1 は、カメラヘッドと、カメラヘッドを取り囲んでシールする機械式対物ヘッドとを含む。カメラヘッドには光学システムが位置しており、これは、画像センサ、センササポート電子回路、照明端点、及びかん子チューブを含む。好ましくは、画像センサは C M O S センサであるが、画像データを獲得してデジタル出力を生成する他のセンサもまた、利用され得る。照明端点は、L E D 又は光ファイバ束の端として具現化され得る。

【 0 0 2 1 】

内視鏡シャフトアセンブリ 2 は、カメラヘッドの電気ワイヤ部、かん子チューブ、及び偏向プルワイヤを収納する。加えて、内視鏡シャフトアセンブリは、光ファイバ照明束を、それが使用される場合には収容し得る。

【 0 0 2 2 】

内視鏡ボディアセンブリ 3 は、偏向システムとカメラヘッドのためのサポート電子回路の駆動のために使用される機械メカニズムを含む。典型的には、内視鏡ボディアセンブリ 3 におけるサポート電子回路は、カメラヘッドのタイプを規定するカメラパラメータを記憶する E P R O M のような永久記憶装置を含む。

【 0 0 2 3 】

シールされた内視鏡スイッチ 5、キーボード 10、ユーザインターフェース 11 は、ユーザが、カメラヘッドのある電氣的及び / 又はソフトウェアの特徴を制御することを可能にする。加えて、内視鏡上のスイッチは、カメラ制御ユニットによって実行される処理を選択するために使用され得る。P C 12 及びクイックスワップメモリ 13 は、ユーザが、カメラ制御ユニット 6 内のソフトウェア及びファームウェアを更新及び維持することを可能にする。

【 0 0 2 4 】

図 2 は、本発明のカメラ制御ユニットの他の可能な入力及び出力を示している。典型的にはビデオ内視鏡 201 と共に使用されるが、カメラ制御ユニット 6 はまた、光学的内視鏡（埋め込まれた画像センサなし）と共に使用されるスナップオン型カメラ 202、3-D カメラ 203、及びその他のデジタル測定装置 204 からの入力を制御及び処理するためにも使用されることができる。加えて、カメラ制御ユニットは、クイックスワップフラッシュメモリ装置 13 を通して、又は P C 12 からのダウンロードを通して、システムのソフトウェア及びファームウェアに対するプログラム更新を受け付ける。カメラ制御ユニットの出力は、N T S C 207、P A L 208、R G B 209、及びプログレッシブ走査 210 のようなアナログ出力フォーマットを含む。加えて、カメラ制御ユニットは、デジタルビデオインターフェース（D V I）211 モニタのためのデジタル出力、ならびに、ハードディスクドライブのような記録システム 212 へのデータ記録のためのデジタル出力をサポートする。

【 0 0 2 5 】

図 3 は、カメラ制御ユニット 6（図 1 参照）の主要な構成要素、ならびに、ビデオ内視鏡のような取り付けられたカメラヘッドのセンサによって獲得されたカメラデータに対するデータパスを示すブロック図である。カメラ制御ユニットの主要構成要素は、再構成可能コントローラ 302、デジタル信号プロセッサ（「D S P」）303、システムコントローラ 304、及びビデオエンコーダ 313 を含む。好適な実施形態では、再構成可能コントローラ 302 は、カリフォルニア州サンホセのザイリンクス社によって製造された Spartan 2-XILINX XC2S300E のような F P G A である。F P G A が好ましいが、コンプレックスプログラマブル論理装置（C P L D）のような他のタイプのプログラマブル論理回路も使用できる。

【 0 0 2 6 】

カメラデータパスは、カメラヘッド 300 に位置するセンサ 301 から始まる。好適な実施形態では、センサ 301 は、ビデオ内視鏡の遠端に位置する C M O S センサである。カメラヘッド 300 にはまた、照明システム 340 も含まれる。パワー、照明、ならびに自動ゲイン制御及び露光時間のようなカメラ制御は、インター集積回路（「I²C」）バ

10

20

30

40

50

ス 3 3 0 を介してシステムコントローラ 3 0 4 によってセンサ 3 0 1 に提供される。センサが動作するクロック sen#clk 3 9 1 は、再構成可能コントローラ 3 0 2 によって供給される。

【 0 0 2 7 】

センサ 3 0 1 によって生成された生のカメラデータの各画素は、2 5 6 又は 1 0 2 4 グレースケール又はカラーレベルにそれぞれ対応する 8 又は 1 0 ビットのグレースケール又はカラー解像度で、再構成可能コントローラ 3 0 2 に送られる。カメラヘッドのタイプに依存して、この生カメラデータは、パラレル、シリアル、あるいはパラレル/シリアルの組み合わせのいずれかで、送られることができる。生カメラデータに加えて、且つ再構成可能コントローラ 3 0 2 からの sen#clk 信号 3 9 1 に基づいて、センサ 3 0 1 は、画素クロック (sen#pix#clk 3 9 2)、ならびに垂直及び水平同期信号 (sen#v#sync 3 9 4、sen#h#sync 3 9 5) を再構成可能コントローラ 3 0 2 に供給する。画素クロックは、カメラデータの画素が再構成可能コントローラ 3 0 2 にクロックされる速さを決める。垂直及び水平同期信号は、各フレーム及びラインの開始をそれぞれ示す。

【 0 0 2 8 】

センサ 3 0 1 によって生成された生カメラデータは、再構成可能コントローラ 3 0 2 のデータフォーマッタ 3 0 6 によって取得される。センサクロック生成器 3 0 5 は、sen#clk 信号 3 9 1 をセンサ 3 0 1 に供給し、センサタイミングブロック 3 1 2 は画素クロック及び同期信号をセンサ 3 0 1 から取得する。加えて、センサタイミングブロック 3 1 2 は、センサヘッド 3 0 1 からの信号に基づいて、開始/終了ライン及び開始/終了画素信号のような画像サイズ制御信号を生成する。これらの信号は、そこに対するデータが望まれているセンサ領域のサブセットを特定するために使用され得る。例えば、特定のカメラヘッドの構成のために、センサヘッドは、カメラセンサデータのすべてが使用されないようにウィンドウをかけられてもよい。

【 0 0 2 9 】

併せて、センサクロック生成器 3 0 5、データフォーマッタ 3 0 6、及びセンサタイミングブロック 3 1 2 によって生成且つ取得される信号は、取り付けられたカメラヘッドセンサとカメラ制御ユニット 6 との間の電氣的インターフェースを提供する。

【 0 0 3 0 】

データフォーマッタ 3 0 6 は、センサ 3 0 1 から画素クロックのレートで生カメラデータを取得し、取得された画素を 1 0 ビットパラレルフォーマットにフォーマットする。データはそれから画素前処理ブロック 3 0 7 に送られる。この時点で、画素前処理は、センサの校正及び局所的な異常を補償するように実行され得る。代表的な前処理は、図 5 に示されている。

【 0 0 3 1 】

図 5 に示されているように、画素前処理は、誤画素訂正 5 0 1、黒バイアス 5 0 2、及び輝度補正 5 0 3 のような前処理機能を含むことができる。具現化される画素前処理機能の必要性及びタイプは、使用されているセンサヘッドのタイプ、及び意図されている用途に依存し得る。

【 0 0 3 2 】

図 5 に見られるように、画素前処理ブロックが動作するクロックレートは、センサタイミングブロック 3 1 2 (図 3) によって供給される。一般に、このレートはセンサ 3 0 1 (図 3) によって供給される sen#pix#clk 信号 3 9 2 に依存する。加えて、センサタイミングブロック 3 1 2 は、センサ 3 0 1 の寸法に基づいて、誤画素訂正ブロック 5 0 1 に画素カウンタ及びラインカウンタを供給する。画素及びラインカウンタは、誤画素訂正ブロック 5 0 1 が、取り付けられたセンサによって生成されたフレームの内部の潜在的に誤った画素を識別し、メディアン置換の使用を通じてのようにしてそれらを訂正することを可能にする。

【 0 0 3 3 】

再び図 3 を参照すると、画素前処理の後に、カメラデータ (依然として 1 0 ビットフォ

10

20

30

40

50

ーマットになっている)はメモリ308に送られる。典型的には、メモリ308は、非同期の16ビット先入れ先出し(「FIFO」)レジスタとして具現化される。カメラデータはそれから、メモリ308からホストプロセッサインターフェース(「HPI」)ユニット310に送られる。HPIユニット310は、カメラデータを32ビットフォーマットにパッケージし、それをDSP303内の内部入力メモリ381に転送する。データ転送は、直接メモリアクセス(DMA)プロトコルを使用して行われる。好適な実施形態では、DSP303は、テキサス州ダラスのテキサス・インスツルメンツ社によって製造されたTI TMS320C6414として具現化される。

【0034】

DSP303はそれから、プログラムメモリ385に記憶されたプログラム指示によって規定されているように、取得したカメラデータに対して画像処理動作を実行する。プログラム指示は、システムコントローラ304によって、シリアルポートインターフェース(「SPI」)380を介してプログラムメモリ385にロードされる。処理済カメラデータは、内部出力メモリ384に記憶される。

10

【0035】

DSP303がカメラデータを処理した後に、HPIユニット310は再びDMAプロトコルを使用して、出力メモリ384からの処理済データにアクセスする。この32ビットデータは16ビットにデコードされて、メモリ309に記憶される。メモリ308のように、メモリ309は、典型的には非同期16ビットFIFOレジスタとして具現化される。処理済カメラデータはそれから表示フォーマッタ311に渡されて、これが、選択された出力フォーマットに対する出力タイミング及び制御信号を調整する。出力フォーマットは、ユーザインターフェース11上のスイッチで、又はキーボード10上の選択によって、選ばれることができる。加えて、表示フォーマッタ311は、処理済カメラデータに対して重ね書きテキストを追加する。

20

【0036】

処理済カメラデータはそれから、選択された出力フォーマットにしたがって表示フォーマッタ311によって生成されたエンコードクロック信号(enc#clk396)と共に、ビデオエンコーダ313に渡される。エンコーディング後に、ビデオデータはモニタ9に送られる。

30

【0037】

システムコントローラ304は、上述のバスに沿ったデータの流れをモニタ及び制御する。システムコントローラ304は、センサ301の動作を制御し、DSP303によって実行されるソフトウェアのロード及び再構成可能コントローラ302の再構成に対して責任を有する。好適な実施形態では、システムコントローラ304が、イリノイ州シャンパグのモトローラ社によって製造されたモトローラ9HCS12として具現化される。

【0038】

以下のセクションでは、システムコントローラ304とカメラ制御ユニット6の他の構成要素との間のどのような相互作用によって、マルチヘッド適合可能性、複数出力能力、ハードウェア加速、クロック調整可能性、ユーザ選択可能構成、ならびにフィールドプログラマブルソフトウェア及びファームウェアといった機能を達成するかを示す。

40

【0039】

[マルチヘッド適合可能性]

上述のように、本発明の一つの特徴は、カメラ制御ユニットが、異なるタイプのセンサ及びカメラヘッドに適合するようにその機能を再構成する能力にある。このようにして、一つのカメラ制御ユニットが複数の異なるヘッドに対して使用され得る。

【0040】

図4は、新しいカメラヘッドがとり付けられたときに、システムコントローラ304によって実行されるカメラ制御ユニットに対するヘッド初期化プロセスを示している。ステップS401にて、システムコントローラ304は、I²Cバス330を介して供給されるヘッド検出信号をポーリングする。ステップS402にて何も信号が検出されないと

50

、ステップ S 4 0 8 は、ヘッドが取り付けられていないことを示すメッセージをモニターに表示する。あるいは、メッセージは、ユーザインターフェース 1 1 に位置する LCD スクリーン上に表示されることができる。

【 0 0 4 1 】

フレキシブルビデオ内視鏡 8 のようなリモートヘッド入力装置がカメラ制御ユニット 6 に取り付けられたときには、システムコントローラ 3 0 4 は、ヘッド検出信号を I²C バス 3 3 0 を介して取得する。ステップ S 4 0 2 はステップ S 4 0 3 に進み、カメラヘッド 3 0 0 に位置する EPROM 3 5 0 のような読み出し可能カメラパラメータ記憶装置に記憶されたカメラパラメータが、システムコントローラ 3 0 4 によって I²C バス 3 3 0 を介して読み出される。カメラパラメータは、カメラのタイプ、バージョン、シリアル番号、画像サイズのタイプ、画像フォーマットのタイプ、白バランス参照マトリクス、カラー訂正マトリクス、輝度補正ルックアップテーブル、及び誤画素インデックスリストのようなデータフィールドを含み得る。

10

【 0 0 4 2 】

ステップ S 4 0 4 で、ステップ S 4 0 3 にて獲得したカメラパラメータに基づいて、システムコントローラ 3 0 4 は内部ルックアップテーブル 3 7 1 を参照して、取り付けられたカメラヘッドのタイプに対してはどのような機能が利用可能かを判別する。カメラタイプ又はシリアル番号のようなカメラパラメータは、ルックアップテーブル 3 7 1 にて、フラッシュメモリ装置又は EEPROM のような持続性再書き込み可能メモリに記憶された構成情報及びプログラム指示の一つ又はそれ以上のセットに関連付けられている。図 3 において、持続性再書き込み可能メモリはフラッシュメモリ 3 1 7 として描かれている。構成情報及びプログラム指示は、カメラ制御ユニットの機能を規定する。

20

【 0 0 4 3 】

1 セットの構成情報及びプログラム指示のみが取り付けられたカメラヘッドと一緒に利用可能であれば、そのセットが選択されて、ヘッド初期化プロセスはステップ S 4 0 5 に進む。取り付けられたカメラヘッドに対して複数のセットの構成情報及びプログラム指示が利用可能であれば、ステップ S 4 0 4 はユーザに、所望の機能の選択の入力を促す。ユーザプロンプトは、モニター又はユーザインターフェース 1 1 上の LCD に現れ得る。ユーザの選択は、ユーザインターフェース 1 1 上のタクトボタン、キーボード 1 0、又は内視鏡スイッチ 5 の使用によって達成されてもよい。

30

【 0 0 4 4 】

ステップ S 4 0 5 において、ステップ S 4 0 4 での機能の選択に基づいて、システムコントローラ 3 0 4 はフラッシュメモリ 3 1 7 から選択された構成情報 3 6 0 のセットを獲得して、それにしたがって再構成可能コントローラ 3 0 2 を構成する。好適な実施形態では、構成情報 3 6 0 は、コンパイルされた V H D L プログラム (「V H D L」は V H S I C (超高速集積回路) ハードウェア記述言語を指す) である。V H D L は、F P G A 又は C P L D のようなプログラマブル論理装置を構成するために使用されるプログラミング言語である。加えて、Verilog のような他のプログラミング言語もまた、構成情報 3 6 0 として使用されることが出来る。ただし、そのプログラミング言語は、フラッシュメモリ 3 1 7 にコンパイルされた形式で記憶されていることが好ましい。好適な実施形態では、選択された構成情報は、F P G A プログラミングピンを利用することによって再構成可能コントローラ 3 0 2 を構成するために使用される。例えば、Spartan 2-XILINX XC2S300E のための F P G A プログラミングピンは、構成データ入力ピン D 0 ~ D 7 である。図 3 において、プログラミングピンは、制御ピン 3 3 5 によって一般的に表されている。

40

【 0 0 4 5 】

ステップ S 4 0 6 において、ステップ S 4 0 4 での機能の選択に基づいて、システムコントローラ 3 0 4 はフラッシュメモリ 3 1 7 から選択されたプログラム指示 3 7 0 を獲得して、そのプログラム指示 3 7 0 を D S P 3 0 3 のプログラムメモリ 3 8 5 にロードする。プログラム指示は D S P 3 0 3 によって実行可能なプログラムコードであって、システムコントローラ 3 0 4 によって、シリアルポートインターフェース (S P I) バス 3 8 0

50

を介してフラッシュメモリ 317 から DSP 303 にロードされる。

【0046】

最後に、ステップ S407 にて、カメラ制御ユニット 6 は、DSP 303 内の動作プログラム指示（すなわちソフトウェア）、ならびに図 3 を参照して上述した構成可能コントローラ 302 にロードされた構成情報（すなわちファームウェア）を実行することによって、通常の動作を進行する。

【0047】

ステップ S405 及び再構成可能コントローラ 302 の構成の参照に戻ると、新しいカメラヘッドに応答して再構成され得る再構成可能コントローラ 302 の一つの部分は、電氣的インターフェースのための制御回路である。上述のように、センサクロック生成器 305、データフォーマッタ 306、及びセンサタイミングブロック 312 によって生成され且つ取得された信号は、取り付けられたカメラヘッドとカメラ制御ユニット 6 との間の電氣的インターフェースを提供する。電氣的インターフェースの信号がどのように生成され且つ操作されるかを変更することは、異なるヘッドに適合するための再構成可能コントローラ 302 の再構成の一つの特徴である。

【0048】

再び図 3 を参照すると、取り付けられた異なるカメラヘッドに基づいて設定される一つの信号は、センサクロック生成器 305 によって生成されるセンサクロック信号である。センサクロック生成器 305 は、入力 DSP クロック信号（DSP#CLK 325）を DSP 303 から取得する。センサクロック生成器 305 は、分割器、又はシステムコントローラ 304 が制御バス 335 を使用して構成できる制御可能フェーズロックループ回路として構成され得る。好適な実施形態では、入力 DSP クロック信号は 96 MHz であり、これは、センサクロック生成器 305 によって 48、24、16、12、8、又は 3 MHz のクロック信号を生成するために使用されることができる。例えば、352 × 288 のセンササイズのカメラヘッドは 12 MHz のセンサクロックのみを必要とするが、より大きな 1024 × 790 のセンサは 48 MHz のセンサクロックを必要とし得る。センサクロック生成器 305 を使用して DSP クロック信号からセンサクロック信号を生成することに加えて、DSP 303 を使用してセンサクロック信号を直接生成してもよく、あるいは、センサクロック信号の生成が DSP 303 とセンサクロック生成器 305 との間で分割されてもよい。

【0049】

センサタイミングブロック 312 は、カメラヘッドのタイプに基づいて、カメラヘッドから取得されたクロック及び同期信号から、接続されたカメラヘッドに対して調整された信号を生成するように再構成される。一般的には、センサタイミングブロック 312 は、センサによって生成された画素クロック及び同期信号を、データフォーマッタ 306、画素前処理ブロック 307、及びメモリ 308 に渡す。加えて、センサタイミングブロック 312 は、画素前処理ブロック 307 で（図 5 の）誤画素訂正 501 のためのラインカウンタ及び画素カウンタを生成し、これらの信号の生成は、カメラヘッドのタイプに依存する。これらのライン及び画素カウンタは、カメラヘッドのセンササイズに依存し、これより、コントローラ 304 によって制御バス 335 を通してセンサタイミングブロック 312 内に構成されることができる。

【0050】

加えて、センサタイミングブロック 312 は、開始／終了ライン及び開始／終了画素制御信号のような画像サイズ制御信号を生成するように再構成されることができる。これらの信号は、画像センサの有効なデータ領域又はウィンドウの開始及び終了をマークする。結果として、これらの信号は、カメラ制御ユニットが画像センサの規定された領域からのカメラデータを廃棄し且つ所望の領域からのカメラデータのみを処理することを可能にする。例えば、スナップオンカメラに対する画像センサは長方形形状を有し得る。しかし、スナップオンカメラは光学内視鏡の円形のアイスコブを「通して見る」ので、センサの視野領域がアイスコブの視野領域よりも大きければ、エッジの周囲のデータは必要とさ

10

20

30

40

50

れない。開始／終了ライン及び開始／終了画素制御信号の使用を通じて、エッジからのカメラデータが廃棄されることができて、これにより、処理速度を改善する。同様に、開始／終了ライン及び開始／終了画素制御信号は、デジタルズームのための領域を規定するために使用されることができる。

【0051】

再構成され得る電氣的インターフェースの更なる局面は、データフォーマッタ306のそれである。上述のように、データフォーマッタ306は、典型的にはセンサ301から8又は16ビットの生カメラデータを取得して、それを10ビットの平行フォーマットにアレンジする。しかし、データフォーマッタ306の論理回路がシステムコントローラ304によって制御バス305を使用して再構成され得るので、他のデータフォーマットも生成され得る。例えば、より大きなビットのフォーマットが、より高い解像度のセンサに対しては有用であり得る。加えて、平行又はシリアルデータのような可変フォーマットのデータストリームを受け付けるようにデータフォーマッタ306を再構成する必要があることもある。

10

【0052】

再構成は、電氣的インターフェースに限られるものではない。再構成可能コントローラ302の他の局面もまた、再構成され得る。例えば、画素前処理ブロック307において、異なる処理機能が異なるカメラヘッドに対して有効であり得る。電氣的インターフェース制御回路によってのように、システムコントローラ304は、新しいカメラヘッドの取り付けに応答して画素前処理ブロック307を再構成し得る。以前のように、再構成は、制御バス335を通して達成される。システムコントローラ304は、取得したカメラパラメータを、フラッシュメモリ317に記憶された構成情報と関連付けて、画素前処理ブロック307を取り付けられたカメラヘッドのために使用される前処理プロセスで再構成する。加えて、ある前処理機能に対しては、必要なマトリクス及びルックアップテーブルをフラッシュメモリに記憶する代わりに、白バランス参照マトリクス、カラー訂正マトリクス、輝度補正ルックアップテーブル、及び誤画素インデックスリストのようなカメラパラメータデータの特定の領域が画素前処理ブロック307にロードされることができる。

20

【0053】

新しいカメラヘッドに対して再構成され得る再構成可能コントローラ302の他のブロックは、メモリ308である。たいいていのセンササイズに対して、メモリ308は非同期16ビットFIFOとして具現化されるが、より大きなメモリ量が、より大きなセンサに対しては必要とされ得る。加えて、DSP303のプログラムメモリ385に記憶された幾つかのプログラムに対しては、16ビットFIFOレジスタは十分な容量を有していないかもしれない。この場合、システムコントローラ304は、図3に一般的に615で示され且つ以下でより十分に議論されるSDRAMのような再構成可能コントローラの外部のメモリへの書き込み用のコントローラとして機能するように、メモリ308を再構成することができる。

30

【0054】

図6Aは、この付加的な構成を描いている、図6Aに示されているように、入力FIFO610は画素前処理ブロック307から10ビットデータ信号を取得する。このデータは、典型的にはセンサ301によって生成されたsen#pix#clk392であるセンサタイミング信号に基づいてクロックされる。システムコントローラ304は、制御バス335を使用して書き込みアドレス生成器611を構成し、SDRAMコントローラ612によって使用される書き込みアドレスを生成する。SDRAMコントローラは、データを入力FIFOならびに書き込みアドレス生成器から取り出し、カメラデータを外部SDRAM615に書き込む。

40

【0055】

データをSDRAM615から検索するために、システムコントローラ304は読み出しアドレス生成器613を構成して、SDRAMコントローラ612によって使用される読み出しアドレスを生成する。このアドレスを使用して、SDRAM612はアドレスさ

50

れたデータをSDRAM 615から検索し、カメラデータを出力FIFO 614に渡す。このデータは、HPIユニット310に渡される前にパッドすることによって16ビットに再フォーマットされる。

【0056】

図6Bは、すでに処理された画像データをHPIユニット310から表示フォーマッタ311に渡すための同様の構成を描いている。より具体的には、入力FIFO 620は、16ビットデータ信号をHPIユニット310から取得する。システムコントローラ304は制御バス355を使用して書き込みアドレス生成器621を構成し、SDRAMコントローラ622によって使用される書き込みアドレスを生成する。SDRAMコントローラ622は、データを入力FIFO 620ならびに書き込みアドレス生成器621から取り出し、カメラデータを外部SDRAM 625に書き込む。データをSDRAM 625から検索するために、システムコントローラ304は読み出しアドレス生成器623を構成して、SDRAMコントローラ622によって使用される読み出しアドレスを生成する。このアドレスを使用して、SDRAM 622はアドレスされたデータをSDRAM 625から検索し、カメラデータを出力FIFO 624に渡す。このデータはそれから、表示フォーマッタ311に渡される。

【0057】

再び図3を参照すると、先に言及されたように、DSP 303は、プログラム指示370をフラッシュメモリ317からDSP 303プログラムメモリ385にSPIバス380を使用してロードすることによって、プログラムされることができる。これらのプログラム指示は、カメラヘッドのタイプに基づいて特定化された画像処理を有効にするプログラム、及び/又はユーザによって選択された好みに応答したプログラムのように、ユーザの意中の様々な目的に応じてロードされる。後者は、以下の「ユーザ選択可能ソフトウェア」という名称のセクションにて議論される。前者において、ロードされたプログラム指示は、システムコントローラ304によって検出されたカメラヘッドに関連付けられる。DSP 303によって実行されるカメラヘッドに依存したプログラム指示の例は、輝度補正、エッジ強調、及びカラースムージングを含む。

【0058】

上記で言及されたすべての再構成が、新しいカメラの検出及びそのカメラパラメータの読み出しに応答して実行されるが、カメラ識別は、必ずしもそれを読み出し可能カメラパラメータ記憶装置から読み出すことなく、獲得されることができる。例えば、新しいカメラヘッドは校正プロセスを通じて識別されることができる。加えて、センササイズのようなカメラの特徴は、同期信号から推測され得る。

【0059】

[複数出力能力]

本発明の複数出力能力は、ユーザが、処理済カメラデータに対する表示について、複数のビデオフォーマットから選択することを可能にする。例えば、ユーザは、NTSC、PAL、及びRGBフォーマットから、使用されているディスプレイのタイプに依存して選ぶことができる。図2を参照すると、ユーザは、カメラ制御ユニット6のユーザインターフェース11上のコントロールを使用して、又は、キーボード10による選択によって、ビデオ出力フォーマットを選択し得る。加えて、選択は、カメラ制御ユニット6に取り付けられたPC 12上のソフトウェアを介した選択によってなされることもできる。

【0060】

再び図3を参照すると、ユーザがビデオ出力の選択をひとたび行くと、システムコントローラ304は、その選択をエンコーダ制御ライン345を介してビデオエンコーダ313に知らせて、再構成可能コントローラ302を構成する。例えば、ユーザがNTSC出力を選択すると、システムコントローラ304は、ビデオエンコーダ313がセンサデータ信号を525ライン/フレームでエンコードすることを促す信号を送り、TVクロック生成器316を構成して60Hzのクロック信号を生成する。一方、ユーザがPAL出力を選択すると、システムコントローラ304からの信号は、625ライン/フレームでの

エンコードを促し、TVクロック生成器316を構成して50Hzのクロック信号を生成する。

【0061】

再構成可能コントローラ302の構成に関して、システムコントローラ304は表示フォーマッタ311に制御バス335を介して信号を送る。図8を参照すると、この信号は表示タイミングブロック804を再構成して、開始/終了画素及び開始/終了ライン制御信号を生成し、これらが、所望の表示寸法に基づいて有効なデータを識別する。表示タイミングブロック804はまた、カーソル駆動のためのフレーム番号データも生成する。これにより、システムコントローラ304は、ユーザのビデオフォーマットの選択にตอบสนองして、表示タイミングブロック804によって生成された出力タイミング信号を再構成する。Enc#clk396がビデオエンコーダ313に送られて、以下に述べるように、テキストデータの表示と処理済センサデータとを同期させるためにも使用され得る。

10

【0062】

表示フォーマッタ311は、処理済センサデータ信号をメモリ309から取得し、デコーダ802を使用して、そのデータフォーマットを16ビットから8ビットに変換する。変換されたデータは、それから表示マルチプレクサ803に送られる。重ね書きユニット801は、重ね書きテキストコンテンツを含むデータをシステムコントローラ304から制御バス335を介して取得し、タイミングデータを含むデータを表示タイミングブロック804から取得する。重ね書きユニット801は、重ね書きテキストデータに対する輪郭を生成し、適切にタイミングされたテキストデータ信号を表示マルチプレクサ803に送る。表示マルチプレクサ803は、処理済センサデータ信号とテキストデータ信号とを合成し、合成された信号をビデオエンコーダ313に送る。

20

【0063】

代替的な構成では、テキストデータは、センサデータと合成される必要は無い。例えば、テキストは、それ自身のスクリーン上に、センサデータとは別個に表示されてもよい。この構成は、重ね書きユニット及び表示マルチプレクサの使用を省略する。

【0064】

再び図3を参照すると、ビデオエンコーダ313はセンサデータ及びenc#clk396を表示フォーマッタ311から取得し、エンコーダ制御信号345をシステムコントローラ304から取得する。ビデオエンコーダ313の構成は、図9に示されている。図9を参照すると、アナログTVエンコーダ911が処理済センサデータを、システムコントローラ304から取得したエンコーダ制御信号345によって促されたビデオフォーマットにエンコードする。これにより、アナログTVエンコーダ911は、PAL又はNTSC、コンポジット又はRGBのようなビデオフォーマットのユーザの選択にตอบสนองして、表示フォーマットを再構成する。加えて、デジタル・アナログ(D/A)変換器912はまた、センサデータをVGA出力に変換するためにも使用され得る。ビデオエンコーダ313はまた、センサデータのための通過路も含み得て、DVIモニタ上の表示又はハードディスクドライブ上の記録のためのデジタルセンサデータの出力を許容する。したがって、ビデオエンコーダ313は、ユーザが選択したビデオフォーマットを含む複数の出力を含み得る。

30

40

【0065】

[ハードウェア加速]

再び図3を参照すると、再構成可能コントローラ302のFPGAは、DSP303を代表して入力及び出力処理を取り扱うようにプログラムされる。入力及び出力処理を担うのはFPGAであるので、DSP303はこれらのタスクから解放され、その処理パワーを画像処理のタスクに専念させることができる。マルチヘッド適合可能性に関して上述したように、再構成可能コントローラ302は、非常に可変するタイムベース、入力データフォーマット、及び画素前処理要件を有するセンサを取り扱うように構成可能である。加えて、センサタイミングブロック312は、非光学的デジタルズーム機能を具現化するように、入力タイミングを調整することができる。さらに、再構成可能コントローラ302

50

は、異なる出力フォーマット及びタイミングを生成するように構成可能である。これより、再構成可能コントローラは、センサとDSPとの間、ならびにDSPと出力との間のインターフェースとして機能する。このようにして、カメラ制御ユニットは、向上したスループット及びより少ない遅延を達成することができる。

【0066】

より具体的には、再構成可能コントローラ302がスループットを増す一つの方法は、センサ301とDSP303との間のインターフェースとして機能することによってである。上述のように、再構成可能コントローラ302は、センサにタイミングを供給し、入ってくるデータをフォーマットし、データに対して任意の必要な画素前処理を実行し、入ってくるデータをDSPによる使用のためにメモリに記憶する。逆に、再構成可能コント

10

【0067】

図7は、DSPとのインターフェースをより詳細に描いている。カメラデータは、(図3の)メモリ308からHPIユニット310に送られる。HPIユニット310内で、デコーダ711は、メモリ308からの16ビットデータを32ビットデータフォーマットにパッケージする。そして、HPIコントローラ712は、32ビットデータをDSP303の入力メモリ381(両方とも図3)にHPIクロックレート(典型的には40MHz)でクロックする。HPIコントローラは、直接メモリアクセス(DMA)プロトコルを使用してデータをDSP303のメモリ381に送る。このようにして、DSPのリ

20

【0068】

同様に、DSP303がある数のカメラデータライン(好ましくは2ラインのカメラデータ)の処理を終了すると、HPIコントローラ712は、DMAを使用して処理済カメラデータを出力メモリ384から再構成可能コントローラ302にクロックし戻す。そして、デコーダ713は、32ビットデータを16ビットフォーマットに変換して、処理済データをメモリ309に送り、(図3の)表示フォーマッタ311に送る。このようにして、再構成可能コントローラ302は、出力インターフェースに対するDSPとしても機能する。

【0069】

30

[クロック調整可能性]

本発明の他の特徴はハードウェアクロック信号の使用にあり、そこから、他のクロック信号がソフトウェアによって調整可能なクロック周波数で生成されることができる。図3の参照に戻ると、ハードウェアクロック314がクロック信号をDSP303に供給する。このクロック信号から、DSP303は2つのDSPクロック信号、DSP#CLKS325を生成する。好適な実施形態では、ハードウェアクロック314は48MHzの信号を生成し、DSP303は144MHz及び96MHzのクロック信号を生成する。これら2つのクロック信号は、再構成可能コントローラ302に供給される。この実施形態ではDSP#CLKS325を生成するのはDSPであるが、これらのクロックがカメラ制御ユニット内の他のハードウェアによって生成されることも可能である。

40

【0070】

再構成可能コントローラ302は、DSPクロック信号を使用して、センサ、表示フォーマッタ、ビデオエンコーダ、及びHPIユニットのためのクロック信号を生成する。センサクロック生成器305に関連して上述したように、再構成可能コントローラ302内のクロック生成器は、典型的には分割器又は制御可能なフェーズロックループ回路として具現化される。センサクロック生成器305、HPIクロック生成器315、TVクロック生成器316、及びエンコーダクロックは、各々システムコントローラ304によって構成可能である。データフローの各フェーズに対して別個のクロック生成器を準備することによって、カメラ制御ユニットは、入力及び出力タイミングを独立して変えることができる。

50

【 0 0 7 1 】

入力及び出力タイミングを独立して変えることは、ビデオシステムの出力タイミングを出力装置のタイミング要件（例えばNTSC又はPAL）に従わせることが典型的に必要なことから、有用である。しかし、入力タイミングに対する要件は、一般に、より大きく可変である。画像内の動き量、利用可能な光の強度、ならびに使用されているセンサのタイプ及びサイズのような要因は、どのような入力タイミングが最適であるかに影響を与えることができる。入力タイミングに対してソフトウェア制御可能なクロックを与えることによって、微調整を行うことができる。例えば、微調整は、信号を改良するゲイン増幅器の代わりに、センサ露光タイミングに対して行われることができる。ゲイン増幅器は一般的にノイズを引き起こすので、これが望まれる。さらに、出力タイミング信号は入力タイミング信号から独立しているので、入力タイミングに対する微調整は、出力ビデオ信号におけるタイミング異常を生成しない。

10

【 0 0 7 2 】

[ユーザ選択可能な構成]

本発明の他の特徴によると、ユーザは、複数のオプションのメニューからの選択によるのと同様にして、カメラ制御ユニットによって使用されるプログラム指示（すなわちソフトウェア）及び構成情報（すなわちファームウェア）を選択することができる。キーボード10又はユーザインターフェース11（両方とも図1）を使うことによって、ユーザは、システムコントローラ304に、再構成可能コントローラ302及びDSP303によって実行されるべき構成情報及びプログラム指示の特定のセットをロードするように指示することができる。加えて、選択は、カメラヘッド自身の内視鏡スイッチ5を使っても達成され得る。

20

【 0 0 7 3 】

本発明のこの局面の一つの好適な実施形態に従うと、システムコントローラ304が新しいカメラヘッドを検出した後に、再構成可能コントローラを再構成してプログラム指示を所定のソフトウェア及びファームウェアと共にDSPにロードする代わりに、ユーザが、各々が異なる医療用途又は条件に対する使用に向けられた2つ又はそれ以上のセットの構成情報及びプログラム指示からの選択を促されてもよい。ある場合には、取り付けられたカメラヘッドは、1セットの構成情報及びプログラム指示のみを有しているかもしれない。複数のセットがある場合には、ユーザは、例えば、標準の構成情報及びプログラム指示の設定のプロファイル、又は低光条件でより良く動作するプロファイルを選択するオプションを与られてもよい。ひとたびユーザが実行されるべきプログラム指示を選択すると、システムコントローラ304はフラッシュメモリ317にアクセスして、選択されたプログラム指示を獲得し、それからそれらを、マルチヘッド適合可能性に関して上述したように、実行のためにDSP303にロードする。加えて、システムコントローラ304は、再構成可能コントローラ302を選択された構成情報で再構成する。新しいヘッドが検出されたときに実行される変化によるのと同様に、異なる構成情報及びプログラム指示の選択は、ゲイン指数及びフィルタ特性のような単純な数字データ点の変更には限定されない。代わりに、構成情報及びプログラム指示のユーザの選択は、タイムベース及びデジタルズームのシフトのような異なる用途に対して使用される顕著なハードウェアの変更を許容する。

30

40

【 0 0 7 4 】

[フィールドプログラマブルソフトウェア及びファームウェア]

本発明の他の特徴は、カメラ制御ユニットに対して利用可能であるソフトウェア（プログラム指示）及びファームウェア（構成情報によって構成される）の両方をフィールドにて更新する能力である。「フィールドにて」とは、カメラ制御ユニットが、病院のような最終ユーザに届いた後の時点を指す。カメラ制御ユニット6によって利用されるプログラム指示370及び構成情報360は、フラッシュメモリ317に記憶される。フラッシュメモリ317が更新されることができる一つの方法は、PCダウンロードを通じてである。再び図3を参照すると、カメラ制御ユニット6はシリアルポートインターフェース31

50

8を含み、これがPC12に接続可能である。システムコントローラ304は、プログラム指示及び構成情報のPCからインターフェースを通してフラッシュメモリ317までの転送を制御する。加えて、フラッシュメモリ317はまた、クイックスワップフラッシュメモリ13の使用を通して、更新されることができる。PCダウンロードと同様に、クイックスワップ装置はカメラ制御ユニットのシリアルポート装置に接続されて、ダウンロードはシステムコントローラ304によってパワー供給され且つ制御される。これらの更新可能性のいずれも、カメラ制御ユニットを製造者又はサービスセンタに戻すことを要せずに、適切に訓練された個人によって実行されることができる。

【0075】

再構成可能コントローラ及びDSPの特徴と組み合わせて、ソフトウェア及びファームウェアの両方がフィールドで更新されることを許容することで、本発明のカメラ制御ユニットは、新しいカメラヘッド、画素前処理アルゴリズム、及び画像処理ソフトウェアに、ハードウェアを変更することなく適合することができる。

【0076】

フィールドプログラマブルソフトウェア及びファームウェアの特徴はまた、再構成可能コントローラ302とDSP303との間のそれらの現在の割り当てからの機能の再分配も実現する。上述のように、入力及び出力処理はいくつかの前処理と一緒に再構成可能コントローラ302によって取り扱われ、画像処理はDSP303によって取り扱われる。ソフトウェア及びファームウェアをフィールドで更新することは、典型的にはDSP303によって取り扱われる画像処理動作の幾つかを再構成可能コントローラ302にシフトすることを含み得る。同様に、入力及び出力処理、ならびに/または前処理動作が、DSP303によって取り扱われるようにシフトされることができる。

【0077】

本発明が、特定の描写的な実施形態に関して上記で記述されてきた。本発明が上述の実施形態に限定されないこと、及び様々な変更及び改変が関連技術の当業者によって本発明の思想及び範囲を逸脱することなく成され得ることが、理解される。これより、本発明の現在の実施形態は、すべての点で、描写的ではあるが限定的ではないものとして理解されるべきであり、本発明の範囲は、これまでの記述ではなく、本願明細書によってサポートされる任意の請求項、添付の図面、及び請求項の等価な内容によって決定されるべきである。

【図面の簡単な説明】

【0078】

【図1】本発明の例示的な実施形態にしたがったビデオ内視鏡システムの概観図である。

【図2】本発明の例示的な実施形態にしたがったカメラ制御ユニットのための入力/出力ブロック図である。

【図3】本発明の例示的な実施形態にしたがったカメラ制御ユニットのためのブロック及びデータフロー図である。

【図4】本発明の例示的な実施形態にしたがったヘッド初期化プロセスのプロセス図である。

【図5】本発明の例示的な実施形態にしたがった画素前処理を描いたブロック図である。

【図6A】本発明の例示的な実施形態にしたがった入力外部メモリ制御を描いたブロック図である。

【図6B】本発明の例示的な実施形態にしたがった出力外部メモリ制御を描いたブロック図である。

【図7】本発明の例示的な実施形態にしたがったホストプロセッサインターフェース(HPI)ユニットのためのブロック図である。

【図8】本発明の例示的な実施形態にしたがった表示フォーマッタのためのブロック図である。

【図9】本発明の例示的な実施形態にしたがったビデオエンコーダを描いたブロック図である。

10

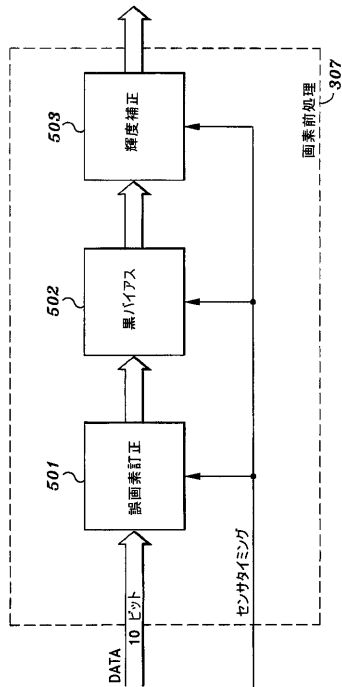
20

30

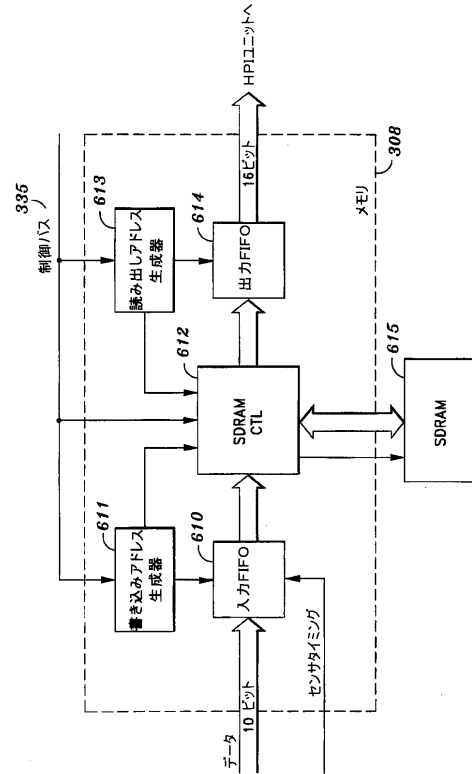
40

50

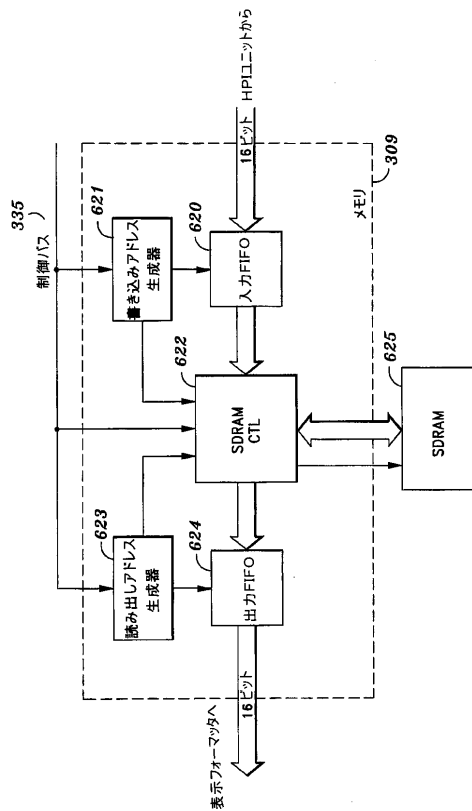
【図 5】



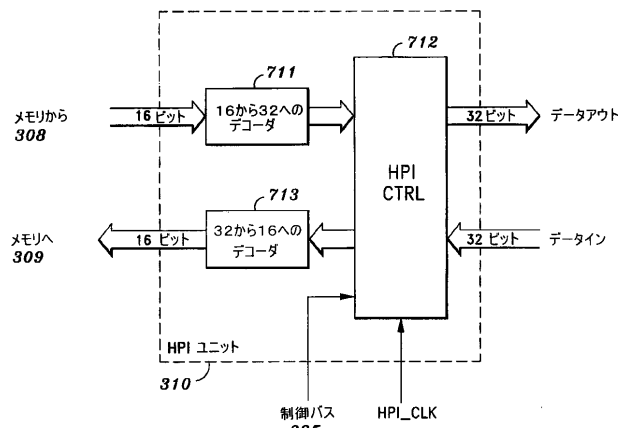
【図 6 A】



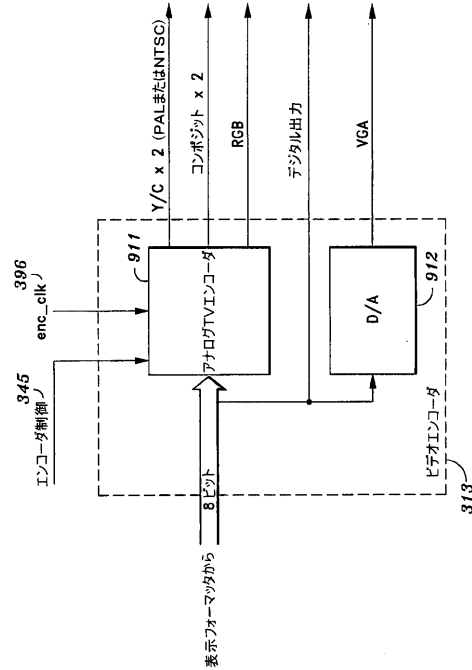
【図 6 B】



【図 7】



【 図 9 】



【請求項 1】

入力画素クロックと画像サイズ制御信号とを前記データフォーマッタに供給するセンサタイミングブロックと、

を備えるカメラ制御ユニット。

【請求項 2】

前記標準フォーマットが 10 ビットパラレルフォーマットである、請求項 1 に記載のカメラ制御ユニット。

【請求項 3】

前記画像サイズ制御信号が、開始 / 終了画素及び開始 / 終了ライン画素制御信号を含む、請求項 1 に記載のカメラ制御ユニット。

【請求項 4】

前記システムコントローラが前記開始 / 終了画素及び開始 / 終了ライン画素制御信号を再構成してデジタルズーム効果を実現する、請求項 3 に記載のカメラ制御ユニット。

【請求項 5】

前記センサクロック生成器が制御可能な分割器又はフェーズロックループ回路である、請求項 1 に記載のカメラ制御ユニット。

【請求項 6】

前記再構成可能コントローラに含まれた画素前処理回路をさらに備えており、前記画素前処理回路が前記取得されたカメラデータに対して前処理動作を実行する、請求項 1 に記載のカメラ制御ユニット。

【請求項 7】

前記前処理動作が、誤画素訂正、黒バイアシング、又は輝度補正のいずれかを含む、請求項 6 に記載のカメラ制御ユニット。

【請求項 8】

前記画素前処理回路が、前記システムコントローラによって前記識別情報に基づいて再構成され、異なる前処理動作を実行する、請求項 7 に記載のカメラ制御ユニット。

【請求項 9】

前記取得されたカメラデータに対する画像処理動作を実行するデジタル信号プロセッサをさらに備える、請求項 1 に記載のカメラ制御ユニット。

【請求項 10】

前記システムコントローラが、前記画像処理動作を前記デジタル信号プロセッサに、前記識別情報に基づいてロードする、請求項 9 に記載のカメラ制御ユニット。

【請求項 11】

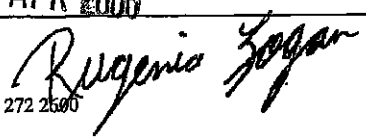
前記システムコントローラが前記識別情報を、メモリに記憶された構成情報及びプログラム指示に関連したルックアップテーブルエントリにマッチングする、請求項 10 に記載のカメラ制御ユニット。

【請求項 12】

前記システムコントローラが前記再構成可能コントローラを前記関連付けられた構成情報で再構成し、

前記システムコントローラが、前記デジタル信号プロセッサによって実行された前記画像処理動作を、前記関連付けられたプログラム指示を前記デジタル信号プロセッサにロードすることによってロードする、請求項 11 に記載のカメラ制御ユニット。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US05/33101									
A. CLASSIFICATION OF SUBJECT MATTER IPC: H04N 5/225(2006.01) H04N 5/232(2006.01) USPC: 348/207.99,211.99,340,222.1 According to International Patent Classification (IPC) or to both national classification and IPC											
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 348/207.99, 211.99, 340, 222.1 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched NONE Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) Please See Continuation Sheet											
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%;"> <thead> <tr> <th>Category *</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X — A</td> <td>US 6,046,769 A (IKEDA ET AL) 04 April 2000 (04.04.2000), column 13, lines 10-67 and col. 14 lines 1-9.</td> <td>1-3, 12-14, 26-30, 41-42</td> </tr> <tr> <td>A</td> <td>US 5,040,068 A (PARULSKI ET AL) 13 August 1991 (13.08.1991), columns 3 and 4.</td> <td>4-15 1-15, 26-30 and 41-42</td> </tr> </tbody> </table>			Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X — A	US 6,046,769 A (IKEDA ET AL) 04 April 2000 (04.04.2000), column 13, lines 10-67 and col. 14 lines 1-9.	1-3, 12-14, 26-30, 41-42	A	US 5,040,068 A (PARULSKI ET AL) 13 August 1991 (13.08.1991), columns 3 and 4.	4-15 1-15, 26-30 and 41-42
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.									
X — A	US 6,046,769 A (IKEDA ET AL) 04 April 2000 (04.04.2000), column 13, lines 10-67 and col. 14 lines 1-9.	1-3, 12-14, 26-30, 41-42									
A	US 5,040,068 A (PARULSKI ET AL) 13 August 1991 (13.08.1991), columns 3 and 4.	4-15 1-15, 26-30 and 41-42									
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input type="checkbox"/> See patent family annex.									
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family									
Date of the actual completion of the international search 20 March 2006 (20.03.2006)		Date of mailing of the international search report 20 APR 2006									
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201		Authorized officer Tuan V. Ho Telephone No. 571 272 2600 									

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US05/33101

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:
2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
Please See Continuation Sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of any additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-15,26-30,41 and 42

- Remark on Protest**
- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORTinternational application no.
PCT/US05/33101**BOX III. OBSERVATIONS WHERE UNITY OF INVENTION IS LACKING**

This application contains the following inventions or groups of inventions which are not so linked as to form a single general inventive concept under PCT Rule 13.1. In order for all inventions to be examined, the appropriate additional examination fees must be paid.

Group I, claim(s) 1-15, 26-30 and 41-42, drawn to a camera control unit with a timing control circuit.

Group II, claim(s) 16-20 and 43, drawn to a camera control unit with a format conversion circuit.

Group III, claim(s) 21-25, 31-33, 34-40 and 44, drawn to a camera control unit including an input memory.

The inventions listed as Groups I, II and III do not relate to a single general inventive concept under PCT Rule 13.1 because, under PCT Rule 13.2, they lack the same or corresponding special technical features for the following reasons: the technical features of each Group can be independently operated without any assistance of the other Group.

Continuation of B. FIELDS SEARCHED Item 3:

EAST

camera head, identification, timing

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 ブランツビッグ アリー

イスラエル ネタンヤ チャヤット ストリート 8

Fターム(参考) 4C061 AA00 BB00 CC06 DD03 JJ18 LL02 NN01 NN05 NN07 SS11

SS17 TT01 TT02 TT04 TT12 WW11 YY12

5C054 CC07 DA08 HA12

5C061 BB01 CC01

专利名称(译)	一种内窥镜检查设备，支撑多个输入设备		
公开(公告)号	JP2008513058A	公开(公告)日	2008-05-01
申请号	JP2007531484	申请日	2005-09-14
[标]申请(专利权)人(译)	代理CMI公司		
申请(专利权)人(译)	代理CMI公司		
[标]发明人	アドラードロン フィンクマンシャイ ブランツビッグアリー		
发明人	アドラー ドロン フィンクマン シャイ ブランツビッグ アリー		
IPC分类号	A61B1/04 H04N7/18 H04N17/00		
CPC分类号	A61B1/0676 A61B1/045 A61B1/0684 H04N5/23209 H04N2005/2255		
FI分类号	A61B1/04.370 H04N7/18.M H04N17/00.K		
F-TERM分类号	4C061/AA00 4C061/BB00 4C061/CC06 4C061/DD03 4C061/JJ18 4C061/LL02 4C061/NN01 4C061/NN05 4C061/NN07 4C061/SS11 4C061/SS17 4C061/TT01 4C061/TT02 4C061/TT04 4C061/TT12 4C061/WW11 4C061/YY12 5C054/CC07 5C054/DA08 5C054/HA12 5C061/BB01 5C061/CC01		
代理人(译)	吉田健治 石田 纯		
优先权	10/942210 2004-09-15 US		
其他公开文献	JP4757874B2		
外部链接	Espacenet		

摘要(译)

本发明提供了一种具有能够支持多个输入设备的照相机控制单元 (6) 的远程头部成像系统。相机控制单元 (6) 检测与其连接的输入设备，并相应地改变相机控制单元的内部功能。这些变化包括改变时钟定时，改变视频输出参数和改变图像处理软件。另外，用户可以基于附加的头部选择不同组的软件程序指令和硬件配置信息。该远程头部成像系统利用现场可编程电路，例如现场可编程门阵列 (FPGA) ，以便于修改配置。

